

"不老・式"で採用されたAMD EPYCプロセッサーでの最新 開発環境のご紹介

2026/9/8

日本AMD

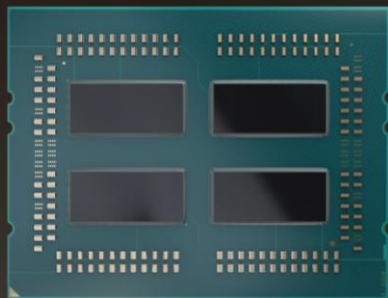
コマーシャル営業本部FAE

石橋史康

Fumiyasu.Ishibashi@amd.com

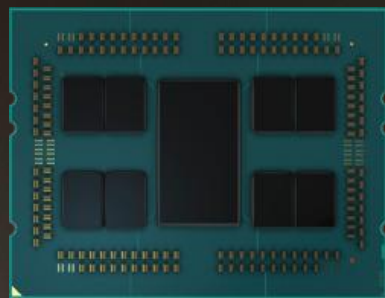
AMD EPYC™ サーバーCPUリーダーシップ

業界をリードするパフォーマンスと効率性を継続的にお届け



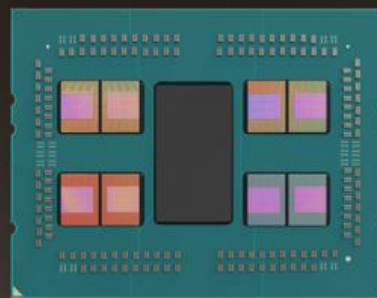
“Naples”

1st Gen



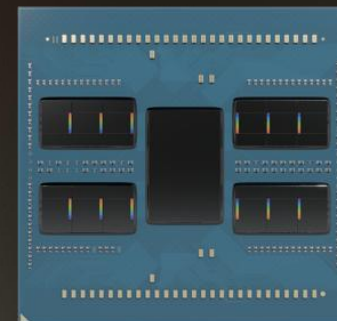
“Rome”

2nd Gen



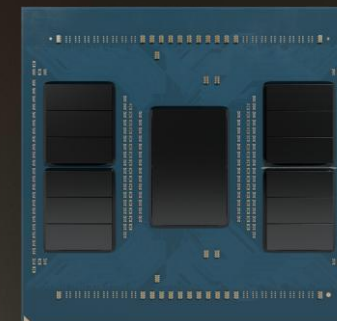
“Milan”

3rd Gen



“Genoa”

4th Gen



“Turin”

5th Gen

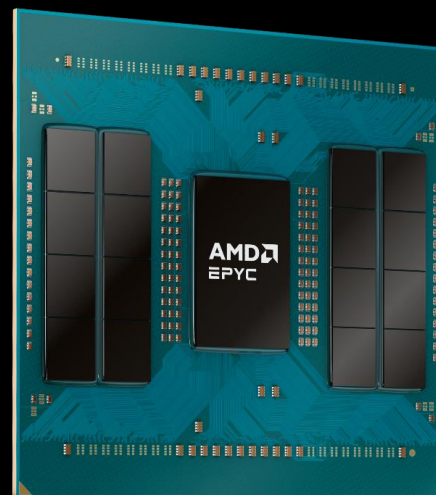
第5世代AMD EPYC™ 9005シリーズサーバーCPU(Turin)

技術リーダーシップの提供を継続

Scale-Up

Up to

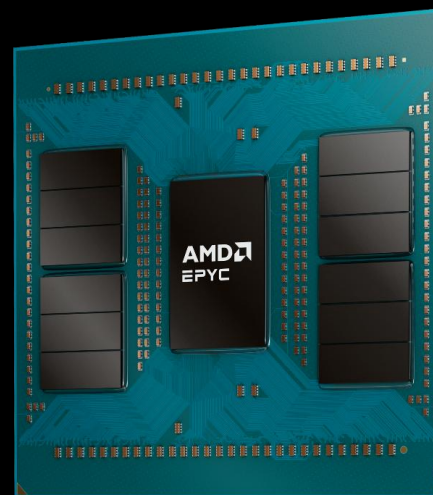
16 “Zen 5” CCDs
128 Cores / 256 Threads



Scale-Out

Up to

12 “Zen 5c” CCDs
192 Cores / 384 Threads



Consistent features,
ISA, & IPC uplift

SP5 Socket
“Genoa” Compatible¹

8 to 192 Cores
155W to 500W

Up to
12Ch DDR5-6400
128 PCIe® 5.0/CXL® 2.0

SEV with Trusted I/O

¹) As of 10/1/2024. See endnote 9xx5-048.

AMD EPYC™ 9005 Series Processors



高密度向上



エネルギー効率



幅広いラインアップ

Cores	AMD EPYC	CCD (Zen5/Zen5c)	Base/Boost* (up to GHz)	Default TDP (W)	L3 Cache (MB)
192 cores	9965	"Zen5c"	2.25 / 3.7	500W	384
160 cores	9845	"Zen5c"	2.1 / 3.7	390W	320
144 cores	9825	"Zen5c"	2.2 / 3.7	390W	384
128 cores	9755	"Zen5"	2.7 / 4.1	500W	512
	9745	"Zen5c"	2.4 / 3.7	400W	256
96 cores	9655	"Zen5"	2.6 / 4.5	400W	384
	9655P	"Zen5"	2.6 / 4.5	400W	384
	9645	"Zen5c"	2.3 / 3.7	320W	256
72 cores	9565	"Zen5"	3.15 / 4.3	400W	384
64 cores	9575F	"Zen5"	3.3 / 5.0	400W	256
	9555	"Zen5"	3.2 / 4.4	360W	256
	9555P	"Zen5"	3.2 / 4.4	360W	256
	9535	"Zen5"	2.4 / 4.3	300W	256
48 cores	9475F	"Zen5"	3.65 / 4.8	400W	256
	9455	"Zen5"	3.15 / 4.4	300W	256
	9455P	"Zen5"	3.15 / 4.4	300W	256
36 cores	9365	"Zen5"	3.4 / 4.3	300W	192
32 cores	9375F	"Zen5"	3.8 / 4.8	320W	256
	9355	"Zen5"	3.55 / 4.4	280W	256
	9355P	"Zen5"	3.55 / 4.4	280W	256
	9335	"Zen5"	3.0 / 4.4	210W	128
24 cores	9275F	"Zen5"	4.1 / 4.8	320W	256
	9255	"Zen5"	3.2 / 4.3	200W	128
16 cores	9175F	"Zen5"	4.2 / 5.0	320W	512
	9135	"Zen5"	3.65 / 4.3	200W	64
	9115	"Zen5"	2.6 / 4.1	125W	64
8 cores	9015	"Zen5"	3.6 / 4.1	125W	64

“Zen 5”および“Zen 5c”コア

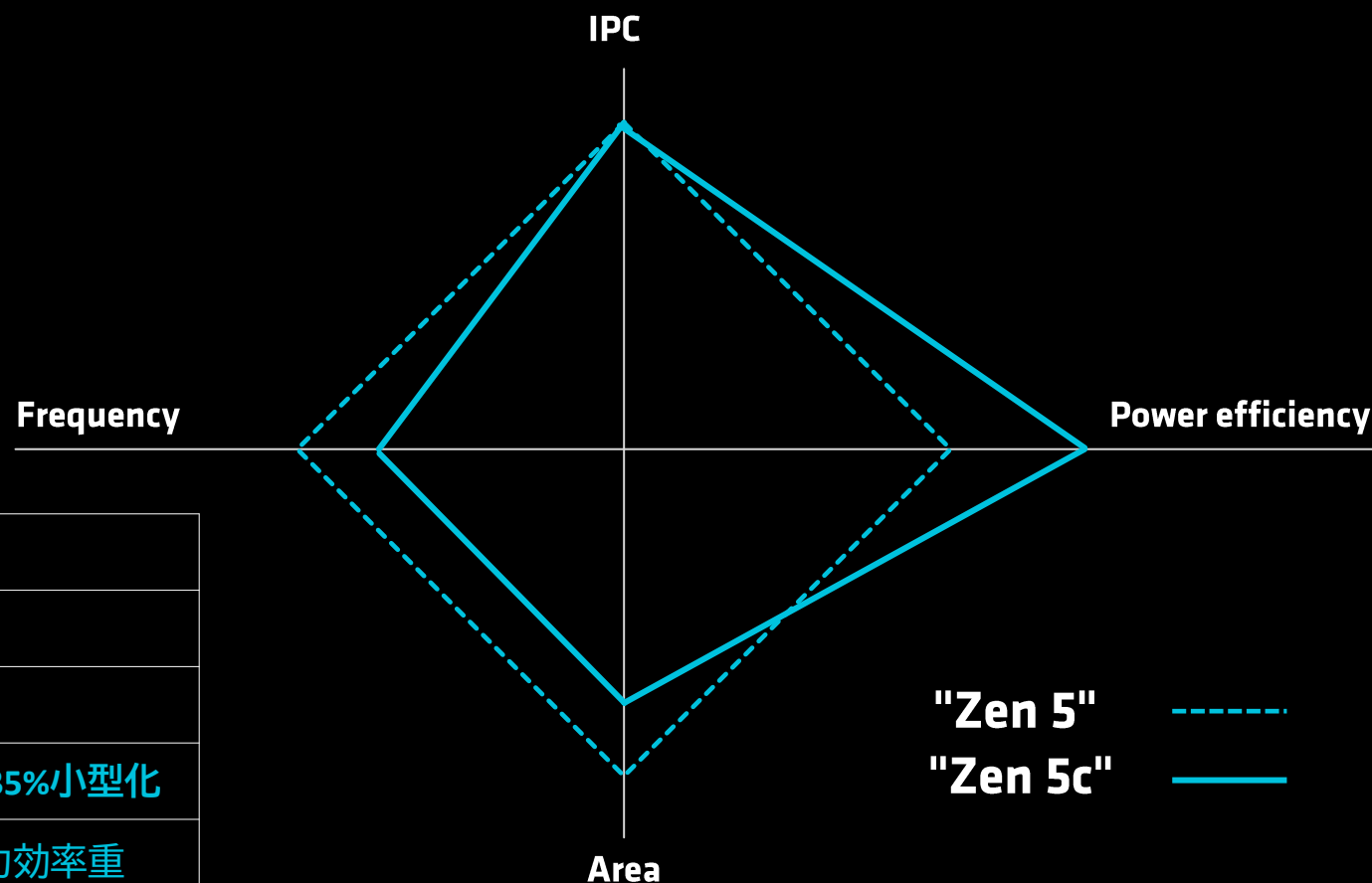
前世代(Zen 4)からの主な進化点

- L1キャッシュ: 32KB -> 48KB
- AVX-512*データ幅: 256bit -> 512bit
- *競合と比べBoost性能高め

Zen5, Zen5c対応製品

- Ryzen 9000シリーズ(デスクトップ)
- Ryzen AI 300シリーズ(モバイル)
- EPYC 9005シリーズ(サーバー)

特徴	Zen 5	Zen 5c
命令セット(ISA)	全く同じ	全く同じ
IPC(処理効率)	同等	同等
物理サイズ	標準	約25%~35%小型化
動作クロック	高い(シングル性能重視)	低め(電力効率重視)



CCD(Core Complex Die)

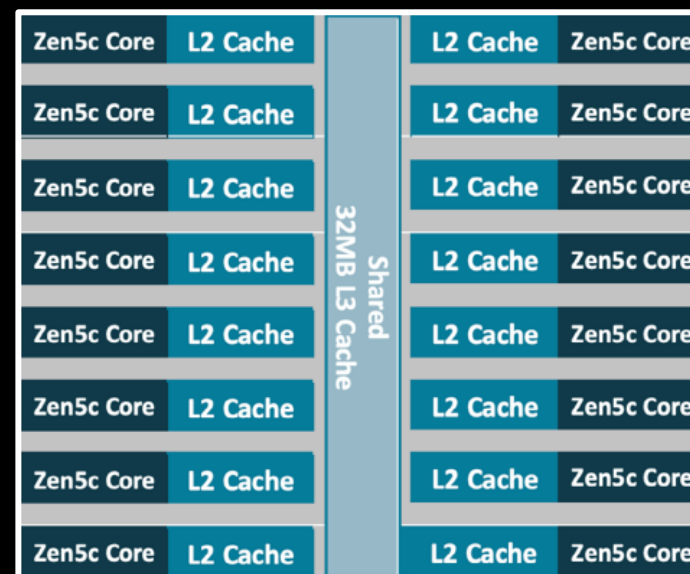
Zen5 CCD

CPUあたり最大16(8-128コア)
8コアで32MB L3キャッシュを共有
(コア当たり4MB)



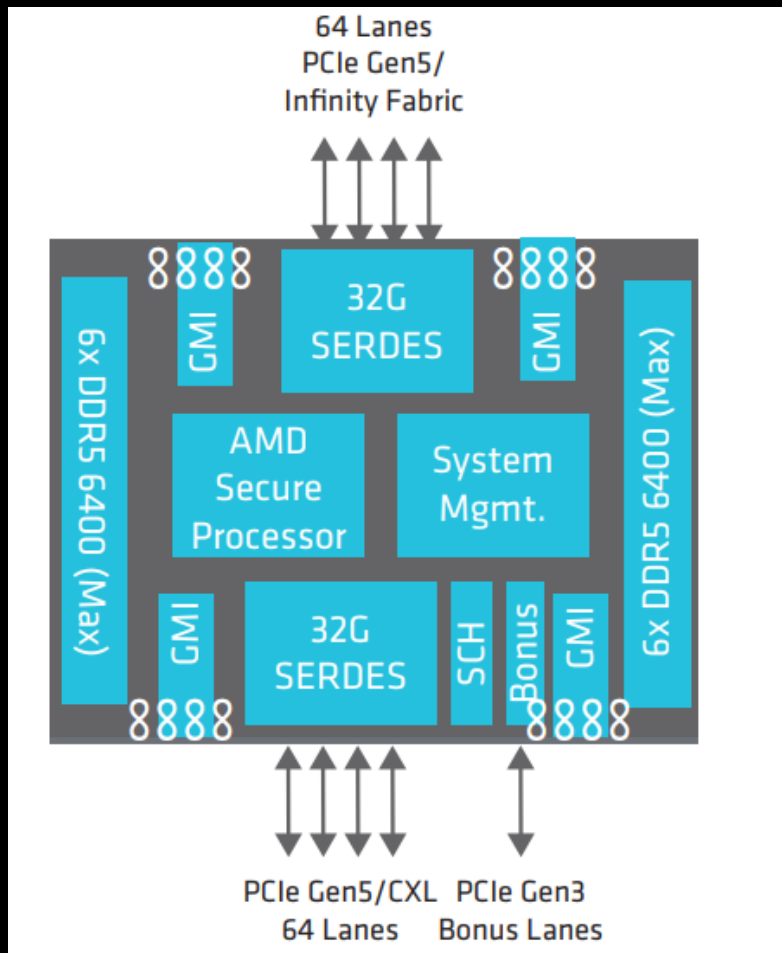
Zen5c CCD

CPUあたり最大16(96-192コア)
16コアで32MB L3キャッシュを共有
(コア当たり2MB)



EPYC 9965

IOD(IO Die)



- **DDR5**メモリーコントローラー
- **Infinity Fabric**インターフェース(**CPU**間)
- サーバーコントロールハブ
- システム管理ユニット(電力制御)
- セキュアプロセッサ(**Infinity Guard**)
- スマートデータキャッシュインジェクション
- **PCIe Gen5 I/O**
- **CXL2.0**
- メモリー**QoS**テレメトリー

5th Gen AMD EPYC™ SoC

Blue text indicates significant update from “Zen 4”

Compute

- AMD “Zen5/Zen5c” x86 cores
 - “Zen5” up to 16 CCDs / 128 cores / 256 threads
 - “Zen5c” up to 12 CCDs / 192 cores / 384 threads
- 1MB L2/Core, Up to 32MB L3 per CCD

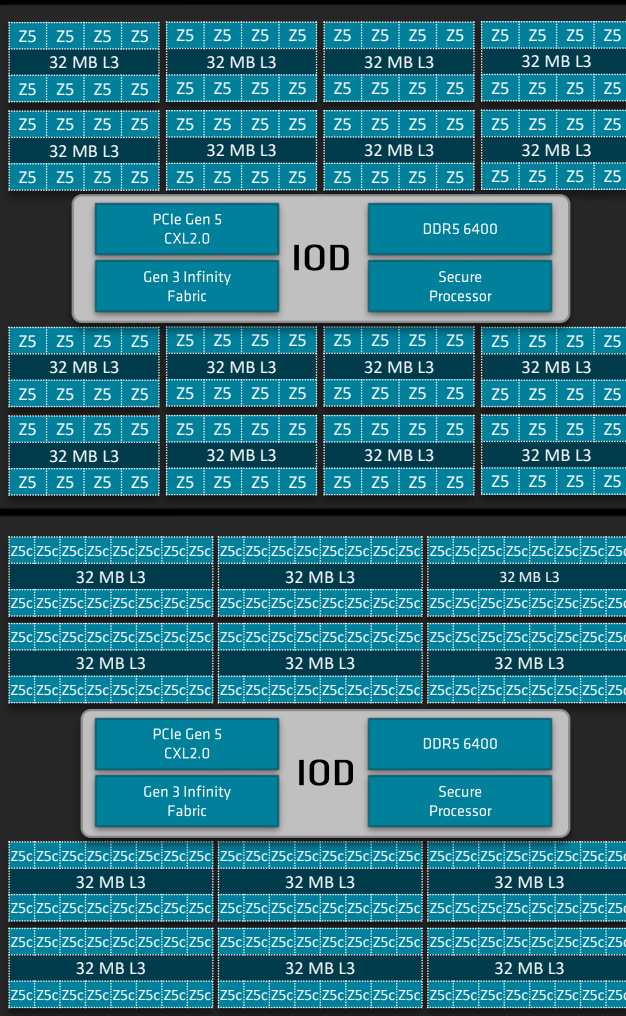
- ISA Updates: AVX-512 with 512b data path

- Infinity Fabric: 3rd-gen MCM (32+Gbps die-to-die)

- Dynamic PPR for x4 and x8 ECC RDIMMs
- BMC MCA Crash-Dump
- MCA over APML

SP5 Platform

- BIOS Update Required
- 2P and 1P Configurations
- Up to 4 links of 32Gbps Gen 3 Infinity Fabric™
- Compatible with “Genoa IRM” Groups up to 400W
- 500W IRM option for maximum performance
- Flexible topology options
- Server Controller Hub (USB, UART, SPI, I2C, etc.)



Memory

- 12 channel DDR5 with ECC up to 6400 MT/s
- Support for 2, 4, 6, 8, 10, 12 channel memory interleaving
- RDIMM, 3DS RDIMM
- Up to 2 DIMMs/channel capacity of 6TB/socket (256GB 3DS RDIMMs)

I/O

- 2P: up to 160 lanes of PCIe Gen5 with speeds up to 32Gbps/lane
 - up to 12 bonus PCIe Gen3 lanes
- 1P: 128 lanes of PCIe Gen5 with speeds up to 32Gbps/lane
 - up to 8 bonus PCIe Gen3 lanes
- PCIe bifurcations supported: x16, x8, x4, x2 and x1
- PCIe link encryption²
- CXL® 2.0, 4 x16 Capable “P” links; Type 3, Type 1, Type 2 PoC
- Up to 32 IO lanes for SATA
- SDCI (Smart Data Cache Injection)

Security¹

- Trusted IO
- Dedicated Security Subsystem with enhancements
- Hardware Root-of-Trust; Ciphertext-hiding capability

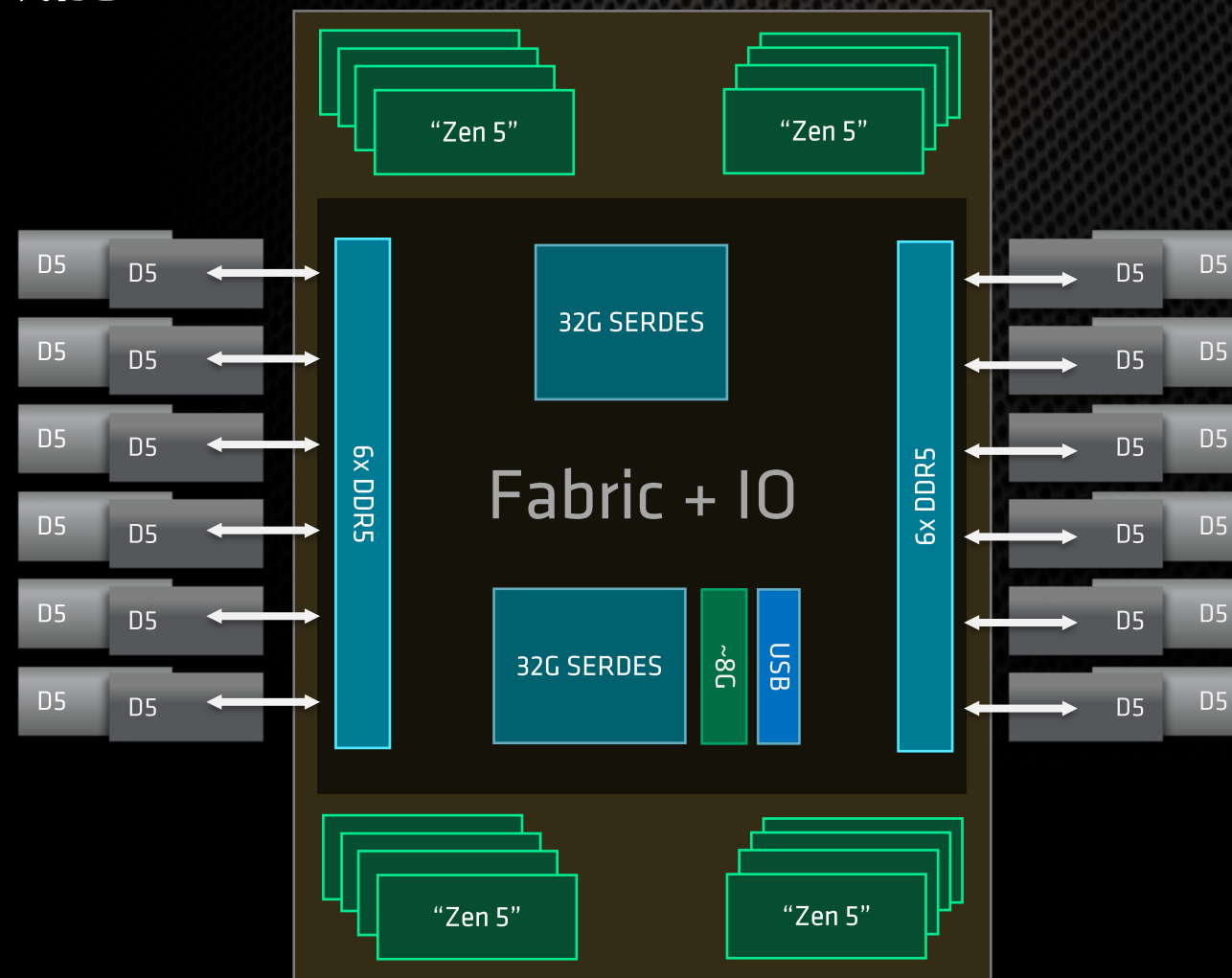
1 - AMD Infinity Guard features vary by EPYC™ Processor generations and/or series. Infinity Guard security features must be enabled by server OEMs and/or Cloud Service Providers to operate. Check with your OEM or provider to confirm support of these features. Learn more about Infinity Guard at <https://www.amd.com/en/technologies/infinity-guard>. GD-183A

2 - CXL Type 1&2 devices and PCIe link encryption support dependent upon ecosystem readiness

See endnotes: 9xx5-083A

第5世代AMD EPYC™ CPUメモリ機能

- 12ch DDR5/CPU; up to DDR5 6400*
- 576GB/s peak theoretical BW
(12ch * 8B * 6GTs)
- 1DIMM/ch and 2DIMM/ch capability
- x80 and x72 DIMMs
- RDIMM and 3DS RDIMM
- Up-to 6TB/socket capacity¹
- AMDC (x4 DRAMs) and
“Bounded Fault” DRAM ECC
- Read UECC retry capability
- DRAM Runtime Post-Package-Repair
(PPR) for x4 and x8 DIMMs
- Design focus on maximizing
DRAM ECC bits for error detection and correction



*See endnotes: 9xx5-083A

1: 2x4R 3DS-RDIMM with 32Gb x4 Devices

重要

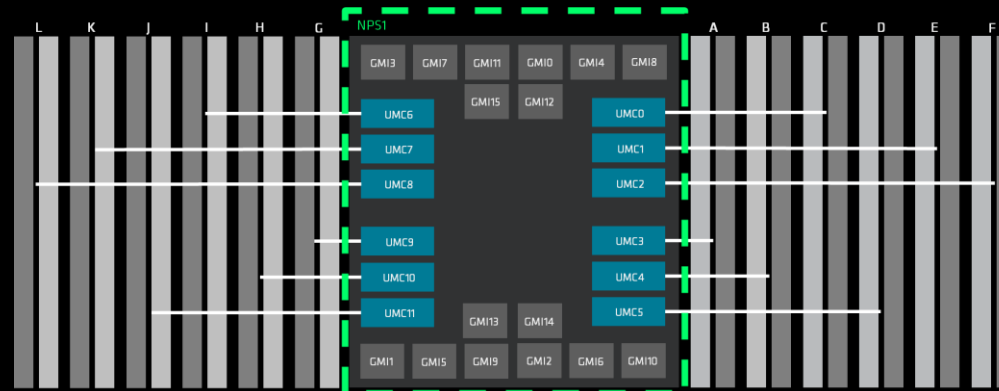
NPS(Nodes Pers Sockets)

CPUソケットあたりのNUMAノード数を設定する機能で、CPUコアとメモリをグループ化(分割)し、メモリアクセスの遅延を減らしてパフォーマンスを最適化します

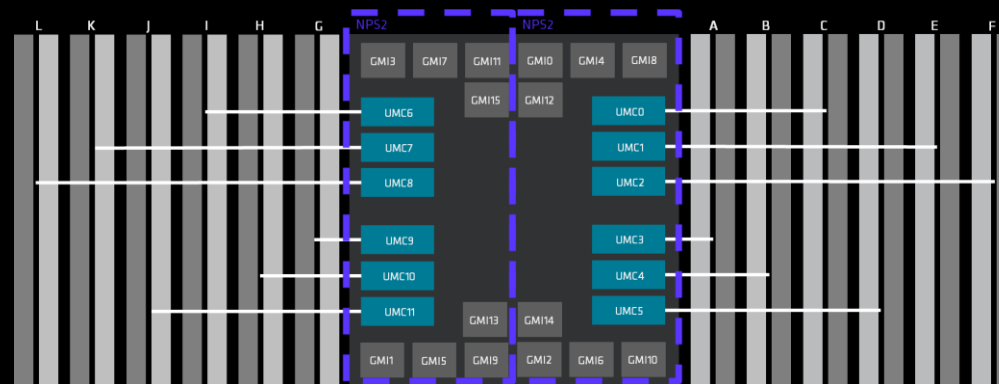
設定	内容	メモリインターリーブ	特徴
NPS1	ソケット全体で1 NUMAノード	8(または12)チャンネル全て	標準設定。全コアが全メモリに均等にアクセス可能
NPS2	ソケットを2 NUMAノードに分割	4(または6)チャンネルずつ	半分のコアとメモリをペアリング。帯域とレイテンシのバランス
NPS4	ソケットを4 NUMAノードに分割	2(または3)チャンネルずつ	HPC向け。特定コアからローカルメモリへの低レイテンシを優先

BIOSで変更

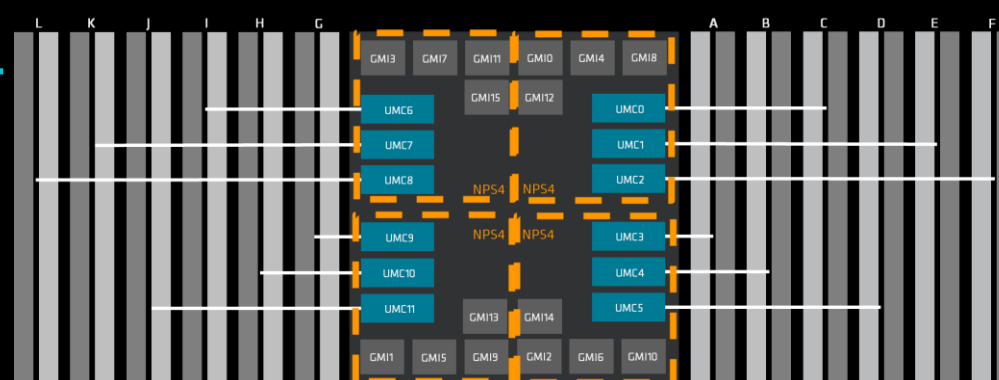
NPS1



NPS2



NPS4



NPS4では、MPIランク／OpenMPスレッドの配置とメモリ配置を合わせることが性能評価のポイント

AMD Zen Software Studio

コンパイラー

**AMD Optimizing C/C++
and Fortran Compilers
(AOCC)**

C、C++、Fortranプログラミング
言語向けに設計された高
性能x86 CPUコンパイラ

最適化ライブラリー

**AMD Optimizing CPU
Libraries (“AOCL”)**

さまざまな数学的および科学的
計算のためのルーチンを提
供する数値ライブラリセット

プロファイラー

AMD μ Prof

開発者がパフォーマンスと電
力効率のためにソフトウェア
のプロファイリングや最適化
を支援するツール

推論ライブラリー

**AMD Zen Deep Neural
Network (“ZenDNN”)**

ディープラーニングの推論性
能を向上させるためのニュー
ラルネットワークビルディング
ブロック向けのAPIを提供す
るライブラリ

AMD Optimizing C/C++ and Fortran Compilers (AOCC)

- AOCCは、C、C++、Fortran向けの高性能x86 CPUコンパイラ
- AMDが開発・サポート
- AOCC 5.2が最新の公開リリース
- LLVM™ 17.0.6コンパイラ基盤をベース
- AMD「Zen」コア・アーキテクチャとAMD CPUの性能向けに幅広く最適化
- プロプライエタリ製品で、バイナリ形式で提供
- Microsoft Visual Studio対応Windows版AOCCはNDA版として提供

AOCC 5.2の標準規格サポート

説明	C	C++	Fortran
コンパイラ	clang	clang++	flang
ターゲット対応	32ビット／64ビット		64ビット
言語規格	C17	C++17* / C++20	F2008（一部）
OpenMP規格	OpenMP 5.0		OpenMP 4.5
デバッグ規格	DWARF 5（デフォルトはDWARF 4）		

AMD EPYC™ 「Zen」 世代と対応コンパイラ

AMD EPYC™世代	初回登場年	AOCCリリース	アーキテクチャ指定フラグ	対応GCCバージョン	対応LLVMバージョン
Naples	2017	AOCC 1.X	-march=znver1	GCC 7.1+	LLVM 4.0.0+
Rome	2019	AOCC 2.X	-march=znver2	GCC 9.2+	LLVM 9.0.0+
Milan	2021	AOCC 3.X	-march=znver3	GCC 10.3+	LLVM 12.0.0+
Genoa / Bergamo	2022	AOCC 4.X	-march=znver4	GCC 13.1+	LLVM 16.0.1+
Turin	2024	AOCC 5.X	-march=znver5	GCC 14.1+	LLVM 19.1.0+

AOCCの最適化レベル・オプション

有用なフラグ：

“-march <arch name> -O3 -zopt -fveclib=amdlibm -flto”

最適化レベル	説明
-O0	最適化なし：コンパイルが最速で、最もデバッグしやすいコードを生成
-O1	-O0と-O2の中間レベル
-O2	中程度の最適化。大部分の最適化を有効化（デフォルト）
-O3	すべての最適化を有効化。間接呼び出しの処理改善や高度なベクトル化を含む
-Ofast	-O3のすべてに加え、言語規格への厳密な準拠を損なう可能性がある積極的な最適化を有効化
-ffast-math	IEEE 754に準拠しない場合がある、より高速（ただし精度が低下する可能性のある）数学演算の最適化を有効化
-zopt	各種スカラー、ベクトル、ループ最適化の高度なバリエーションを有効化
-flto	リンク時最適化に適したLLVM形式の出力ファイルを生成
-mllvm	高度な最適化を実装するLLVMバックエンドへ、コンパイラ・フロントエンドから特定オプションを渡す 例：-mllvm -inline-threshold

AOCCフラグ：特殊最適化とリンク時最適化

AOCCフラグ	サブセット・フラグ	説明
-zopt スカラー、ベクトル、ループ変換のサブセットを有効化	-fvector-transform	SLPおよびループ・ベクトル化の改良版
	-floopt-transform	ループ融合、ループ交換、ループ・ブロッキング、分割の改良版
	-faggressive-loop-transform	ループ・アン・スイッチ、ループ・タイリング、ループ・バージョニング、LICMの改良版
	-fscalar-transform	ホイスティングやループ不変コード移動など、コード移動最適化の改良版
	使用例：-fvector-transformなど、または-zopt	
-flto リンク時最適化を実行	-fstrip-mining	ループ・ストリップ・マイニング最適化を有効化
	-inline-threshold	より優れたヒューリスティックでインライン化を改善 (注：AOCC 5.1以降、-finline-aggressiveは非推奨)
	-finline-recursion=[1,2,3,4]	再帰関数をインライン化。デフォルトは2、4が最も積極的
	-fstruct-layout={1,2,3,4,5,6,7,8,9}	メモリ配置を最適化。デフォルトは0、9はピーリングを強化し実行性能を改善
	-fremap-arrays	キャッシュ局所性を改善。1次元配列のデータ配置を変換
	-reduce-array-computations={1,2,3}	配列のデータフロー解析を行い、未使用の配列計算を最適化。-mllvmドライバと併用
	-fgen-aor	AOCC最適化レポートを生成
	使用例：-flto -fstrip-mining / -flto -mllvm -reduce-array-computations=3 など	

AOCCフラグ：特殊最適化とリンク時最適化

AOCCフラグ	オプティマイザ・フラグ	説明
-mllvm コンパイラ・フロントエンド経由でオプティマイザへオプションを渡す	-enable-strided-vectorization	ストライド・メモリのベクトル化を有効化
	-global-vectorize-slp={true,false}	データを並べ替えるベクトル演算により、基本ブロック内の直線コードをベクトル化。デフォルトはfalse
	-enable-loop-vectorization-with-conditions	条件付きループを効率的にベクトル化し、安全でないメモリ操作を回避。-O3でデフォルト有効
	-legalize-vector-library-calls	未対応の高ベクトル係数のループ呼び出しを、対応する呼び出しに分割。-O3でデフォルト有効
	-vectorize-non-contiguous-memory-aggressively	複数のロード／ストアと挿入を生成し、非連続メモリを含むベクトル化を有効化。-O3でデフォルト有効
	-enable-partial-unswitch	部分的なループ・アン・スイッチを有効化
	-aggressive-loop-unswitch	積極的なループ・アン・スイッチのヒューリスティックを有効化（-enable-partial-unswitchを含む）
	-loop-splitting	分岐除去のためループを複数に分割。-O3でデフォルト有効。無効化：-loop-splitting=false
	-enable-loop-fusion	従来型のループ融合変換を有効化
	-enable-loopinterchange	多次元ループ・ネスト内のループ順序を変更
	-enable-X86-prefetching	x86プリフェッチ命令の生成を有効化
使用例：-mllvm -vectorize-non-contiguous-memory-aggressively など		

GCC Compilerについて

GCC

オープンソース標準ツールチェーン

- GCC 12.1以降でAVX-512 ISAを利用可能
- GCC 12.3.0 は、「Zen 4」アーキテクチャを完全にサポート
- 「Zen 5」アーキテクチャを完全サポートはIn Progress
- -march=znver5でZen 5向け命令を生成
- 既存GNUビルド環境に組み込みやすい
- LTO・PGO・OpenMPに対応
- 移植性と配布性を重視する場合に有効

AMD EPYC 9xx5-Series Processors Compiler Options Quick Reference

<https://docs.amd.com/r/en-US/63857-AOCC-quick-start-guide/AMD-EPYC-9xx5-Series-Processors-Compiler-Options-Quick-Reference>

AMD EPYC 9xx5-Series Processors Compiler Options Quick Reference



AOCC compiler (C/C++/Fortran)

Latest release: 5.2, May 2026

<https://www.amd.com/en/developer/aocc.html>

Expand table

Action	Command
	<pre>-fvector-transform -mllvm -enable-strided-vectorization</pre>
Enable loop transformations	<pre>-floop-transform</pre>
Enable advanced loop transformations	<pre>-faggressive-loop-transform</pre>
Enable memory layout optimizations	<pre>-flto -fremap-arrays -mllvm -reduce-array-computations=3</pre>
Enable function level optimizations	<pre>-flto -fitodcalls -mllvm -function-specialize -flto -finline-recursion={1..4}</pre>

AMD Optimizing CPU Libraries (“AOCL”)

AMD最適化CPUライブラリ

AMD Zen ベースの CPU 用に特別に調整および最適化された高性能ライブラリのコレクション。幅広い機能:科学コンピューティング、データ分析、機械学習、およびシステムユーティリティ。多くのAOCLライブラリは、一般的なオープンソースライブラリとAPI互換です。すぐにAMDの最適化(書き換えではなく再リンク)から恩恵を受ける。C、C++、Fortran で利用可能。PythonAPI も提供しています。

AOCL User Guide

<https://docs.amd.com/r/en-US/57404-AOCL-user-guide/AOCL-User-Guide>

AOCL API Guide

<https://docs.amd.com/r/en-US/68552-AOCL-api-guide/AOCL-API-Guide>

AOCL Build-It-Yourself

<https://github.com/amd/aocl>

ライブラリー	提供するもの
AOCL-BLAS	基本線形代数サブプログラム — 密な線形代数(BLISベース)
AOCL-LAPACK	密行列計算 — LAPACK 機能 (libFLAME ベース)
AOCL-ScaLAPACK	並列分散記憶装置(MPI)用線形代数
AOCL-Sparse	スパールのマトリクスとベクトルのための線形代数
AOCL-FFTW	ディスクリートフーリエ変換(FFTWフォーク)の高速Cルーチン
AOCL-FFTZ	Zen 用のクリーンシート AMD FFT ライブラリ (新しい機能のコンポーネント 5.2)
AOCL-LibM	数学関数のルーチン:コンパイラ数学関数よりも優れた精度とパフォーマンス
AOCL-RNG / SecureRNG	Pseudo-random と 暗号的に安全な RNG
AOCL-Cryptography	AES, SHA-2/3, RSA, ECC and more (OpenhSSL/IPP providers)
AOCL-Compression	Lossless compress/decompress (lz4, zlib, zstd, bzip2, lzma...)
AOCL-Data Analytics / DLP	Data analysis & ML building blocks / deep-learning primitives (LPGEMM)
AOCL-LibMem / Utils	Optimized memory/string functions / unified CPU-feature interface

AMD μProf(micro prof)

AMD μProfの機能

- パフォーマンス分析: CPUプロファイルにより、アプリケーションの実行時のパフォーマンスボトルネックを特定
- システム分析: パフォーマンスカウンターモニターユーティリティは、IPCやメモリ帯域幅などのシステムパフォーマンス指標を監視
- ループライン分析: AMDuProfPcmは、アプリケーションのパフォーマンスをメモリトラフィックおよび浮動小数点演算のピーク値に関連付ける基本的なループラインモデリングを提供します。これは、浮動小数点演算向けの並列ソフトウェアの改善に関する洞察を提供する視覚的なパフォーマンスモデルアプリケーションの特性を把握し、ベンチマークがメモリ制約型か演算制約型かを特定
- 消費電力プロファイリング: システム全体の消費電力プロファイルにより、システムの熱特性および消費電力特性を監視

AMD μProf を使用すると、以下のことが可能です:

- 1つまたは複数のプロセス、あるいはシステム全体のパフォーマンスを分析
- ソースコード内のパフォーマンスのボトルネック(ホットスポット)を特定
- パフォーマンスと電力効率を向上させるためのソースコードの最適化方法を特定
- カーネル、ドライバ、およびシステムモジュールの動作を調査
- スレッドの並行処理を分析
- IPC、コアの有効周波数、メモリ帯域幅などのシステムメトリクスを観察

AMD uProfのインターフェース

インターフェース	機能
AMDuProf	CPU/GPUアプリケーション性能解析
AMDuProfPcm	システム性能・電力解析
AMDuProfCLI	収集/レポート用CLI
AMDuProfSys	システム解析用CLI

AMDuProfのサポート

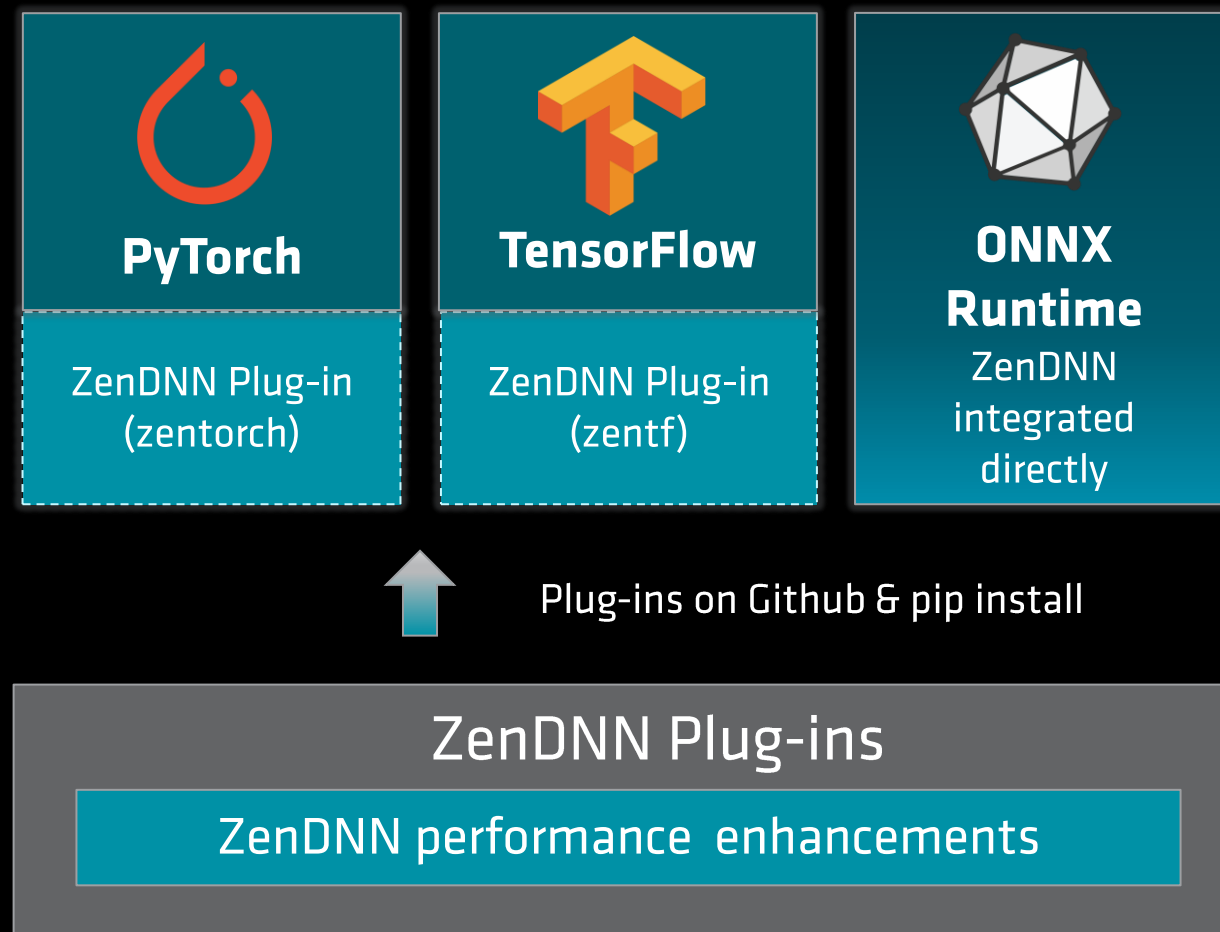
- 開発者情報／ダウンロード
 - <https://www.amd.com/en/developer/uprof.html>
- User Guide
 - <https://docs.amd.com/r/en-US/57368-uProf-user-guide/uProf-User-Guide>
- Getting Started Guide
 - <https://docs.amd.com/r/en-US/68658-uProf-getting-started-guide>
- サポート: toolchainsupport@amd.com

インストール手順

- <https://docs.amd.com/r/en-US/57368-uProf-user-guide/Installing-AMD-uProf>

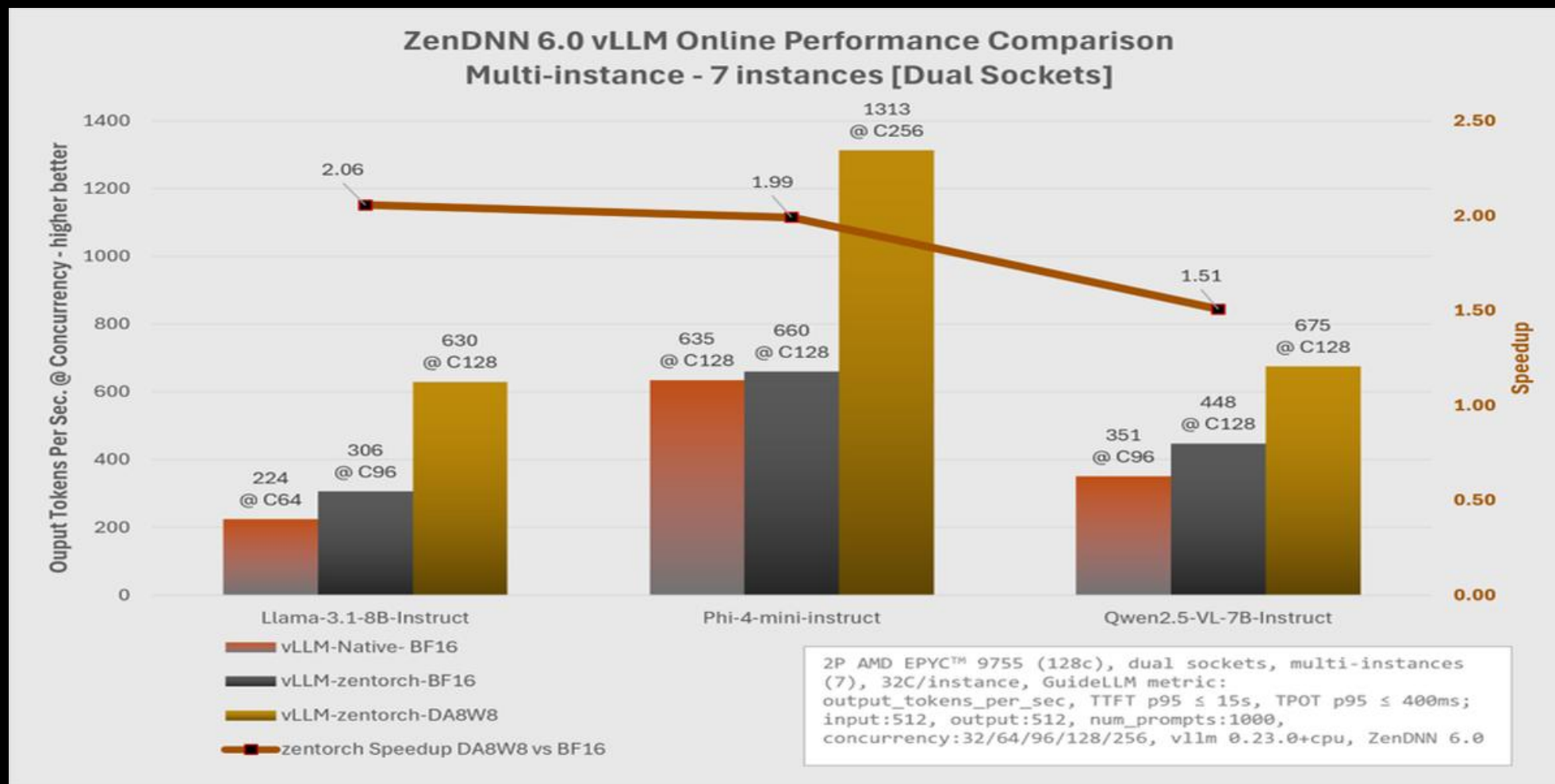
AMD Zen Deep Neural Network (“ZenDNN”)

- AMDはあらゆるレベルでパフォーマンス最適化を開発しました
 - グラフ最適化
 - オペレーターレベルの強化は最適な経路を選択します
 - マイクロカーネル最適化
- 幅広い互換性
 - TensorFlow、PyTorch、ONNXRTなどの人気フレームワークと統合
 - 広範な柔軟性と携帯性
- オープンソースのアップストリームフレンドリー
 - 現在のフレームワークのバージョンを簡単に把握



<https://docs.amd.com/r/en-US/57300-ZenDNN-user-guide/ZenDNN>

AMD ZenDNN 6.0



<https://www.amd.com/en/developer/resources/technical-articles/2026/zendnn-6-0-fp16-inference-and-moe-acceleration.html>

各種ガイド、ポータル

チューニングガイド

AMD EPYC 9005 High Performance Computing (HPC) Tuning Guide (58479)

https://docs.amd.com/v/u/en-US/58479_amd-epyc-9005-tg-hpc

AMD EPYC 9005 High Performance Toolchain: Compilers, Libraries, & Profilers Tuning Guide (58480)

https://docs.amd.com/v/u/en-US/58480_amd-epyc-9005-tg-high-perf-toolchain

ポータル

AMD Zen Software Studio Portal

<https://www.amd.com/en/developer/zen-software-studio.html>

AMD ZenDNN Developer Portal

<https://www.amd.com/en/developer/zendnn.html>

